

DERWENT-ACC-NO: 1981-48671D
DERWENT-WEEK: 198127
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Low thermal fatigue semiconductor device - is made using tin solder
contg. indium and at least one of gold, silver, nickel, and copper

PATENT-ASSIGNEE: TOKYO SHIBAURA ELECTRIC CO[TOKE]

PRIORITY-DATA: 1979JP-0133431 (October 16, 1979)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 56056644 A	May 18, 1981	N/A	000	N/A
JP 86055774 B	November 29, 1986	N/A	000	N/A

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP56056644A	N/A	1979JP-0133431	October 16, 1979

INT-CL (IPC): H01L021/58

ABSTRACTED-PUB-NO: JP56056644A

BASIC-ABSTRACT: Sn solder contg. 7.5-9.5 wt.% of In and less than 2 wt.% of at least one of Au, Ag, Ni and Cu is used to connect a semiconductor element and an element mount substrate. The alloy compsn. provides the semiconductor or device with lower thermal fatigue, higher thermal shock resistance and lower cost than that of semiconductors having a solder layer mainly composed of Au.

The semiconductor device has a low thermal resistance even after 10000 cycles of thermal fatigue. The content of In in the solder is pref. 7.5-9.5 wt.%.

TITLE-TERMS:

LOW THERMAL FATIGUE SEMICONDUCTOR DEVICE MADE TIN SOLDER
CONTAIN INDIUM ONE
GOLD SILVER NICKEL COPPER

DERWENT-CLASS: L03 M23 M26

CPI-CODES: L03-D03F; M23-A;

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭56—56644

⑪ Int. Cl.³
H 01 L 21/58

識別記号

庁内整理番号
6741—5F

⑬ 公開 昭和56年(1981)5月18日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 半導体装置

姫路市余部区上余部50番地東京
芝浦電気株式会社姫路工場内

⑯ 特 願 昭54—133431

⑰ 発 明 者 薄田修

⑱ 出 願 昭54(1979)10月16日

姫路市余部区上余部50番地東京
芝浦電気株式会社姫路工場内

⑲ 発 明 者 服部幸

姫路市余部区上余部50番地東京
芝浦電気株式会社姫路工場内

⑳ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

㉑ 発 明 者 馬場博之

㉒ 代 理 人 弁理士 鈴江武彦 外 2 名

明 細 書

1. 発明の名称

半 導 体 装 置

2. 特許請求の範囲

- (1) 半導体素子が錫、を主成分としてインジウムを含有したろう層を介して素子配設基台に接合されていることを特徴とする半導体装置。
- (2) ろう層が7.5—9.5重量%のインジウムを含有する特許請求の範囲第1項記の半導体装置。
- (3) ろう層が金、銀、ニッケル、銅の少なくとも一つを2重量%以下含有する特許請求の範囲第2項記載の半導体装置。

3. 発明の詳細な説明

本発明は、耐熱疲労特性に優れた半導体装置に関する。

一般に、例えばパワートランジスタ等の半導体装置は、素子配設基台上に半田等のろう材を敷設し、このろう材を介して半導体素子を接合するとともに、その接合部を電極として兼用し

た構造を有している。

而して、従来半導体素子と素子配設基台との接合に用いられるろう材としては、金共晶を主成分とする金—錫、金—シリコン系と鉛を主成分とする鉛—錫系、および錫を主成分とする錫系半田が用いられている。

しかしながら、ろう材として金共晶を主成分とした金(80重量%)—錫(20%)系、金—シリコン(3.5重量%)を用いるものでは、接合後の熱疲労特性が優れているが、金の含有量が多い為に非常に高価であり経済性が悪い。また、半導体素子の形状が大きくなると半導体素子と素子配設基台との熱膨張係数の差異により、熱衝撃試験(−45℃—150℃の温度範囲における)の際に半導体素子が破損し易い欠点がある。

一方、鉛を主成分とする鉛—錫系半田や錫を主成分とする錫—銀半田は、半田が軟かい為に熱衝撃試験での素子の破損はないが、熱疲労時に半田が酸化し易く熱疲労特性の劣化が大きい

欠点がある。

本発明は、かかる点に鑑みてなされたものであり、熱衝撃による半導体素子の破損がなくしかも熱疲労特性に優れた半導体装置を提供するものである。

以下、本発明の実施例について説明する。

第1図(A)及び同図(B)は、本発明に係る半導体装置の一実施例の構成を示す説明図である。図中1は、素子配設基台2の主面にニッケルメッキ層3を介して被着されろう層である。ろう層1は、素子配設基台2に半導体素子4を接合する錫-インジウムからなるろう材5と、半導体素子4の下面に電極として形成されたニッケルメッキ層3に酸化防止のために施された金メッキ6とが合金化して形成されたものである。

ここで、ろう層1を形成するろう材に錫を主成分としてインジウムを含有したものをを用いた理由は、科学理論によつて十分に解明されていないがこの組成によつて熱疲労試験中に発生し易いクラックの発生を抑えられることが実験的

に確認されていることに基づく。

また、ろう層1に含有されるインジウムの量は、7.5重量%～9.5重量%の範囲であることが望ましい。その理由は、インジウムの量が9.5重量%以上になると急激に融点（固相線）が下がり不安定であるだけでなくトランジスタの保証温度（ケース温度で150℃）が保証できなくなり、7.5重量%以下になると錫の組織をもつことになり、ろう層1の熱疲労特性が悪くなるからである。

また、ろう層1中に含有される金、銀、ニッケル、銅の量は、2重量%以下であることが望ましい。その理由は、2重量%を越えるとこれらの金属と錫との合金が形成されろう層1に亀裂が発生し易くなり熱疲労特性が著しく劣化するからである。

而して、この半導体装置7は、主面にニッケルメッキ層3を形成した素子配設基台2に錫-インジウムからなるろう材5を圧接した後、更にこれを加熱溶融してその上に、下面に金メッキ

6を施したニッケルメッキ層3を有する半導体素子4を接合することにより作製される。

このように構成された半導体装置7の熱抵抗を熱疲労サイクル数0～10,000の範囲で測定して熱疲労試験を行つたところ第2図(A)に示す結果を得た。これと比較するために鉛-錫系半田或は錫-銀系半田で形成されろう層を有する従来の半導体装置の熱疲労試験を上記と同様の条件で行つたところ同図(B)に示す結果を得た。

第2図(A)及び同図(B)に示す結果から明らかな如く、実施例の半導体装置7は、従来の半導体装置に比べて熱疲労サイクル数が10,000のところて1/4～1/5の熱抵抗を示し格段に熱疲労特性が改善されていることが判つた。また、熱衝撃試験においても実施例の半導体装置7では半導体素子4の破損は見られなかつたが、比較した従来のものでは半導体素子の破損が発生し使用不能となつた。

以上説明した如く、本発明に係る半導体装置は、ろう層の主成分を錫、インジウムで形成し

たので、熱疲労特性及び耐熱衝撃性に優れるとともに、価格的にも金共晶を主成分とするろう層を有する半導体装置に比べて非常に安価である等顕著な効果を有するものである。

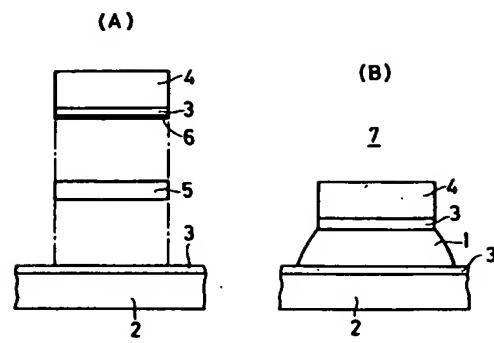
4. 図面の簡単な説明

第1図(A)及び同図(B)は、本発明の一実施例の構成を示す説明図、第2図(A)は、同実施例の熱疲労特性を示す特性図、同図(B)は、従来の半導体装置の熱疲労特性を示す特性図である。

1…ろう層、2…素子配設基台、4…半導体素子、7…半導体装置。

出願人代理人 弁理士 鈴 江 武 彦

第 1 図



第 2 図

